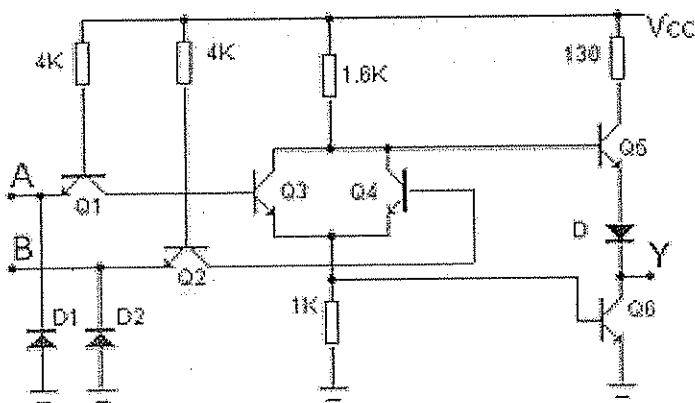


**ZADATAK 1:**

- a) Odrediti logiku koju ostvaruje prikazano kolo sa dva ulaza, izrađeno u standardnoj TTL tehnologiji sa totem-pol izlazom, u pozitivnoj i negativnoj logici;  
b) Odrediti statički faktor grananja kola;  
a) Približno odrediti vreme opadanja i porasta signala na izlazu kola (u najgorem slučaju), pri kapacitivnom opterećenju od  $C_L=50$  pF, smatrajući da su tranzistori idealno brzi.

Podaci:  $V_{CC}=5$  V,  $V_{pn}=0,7$  V,  $h_{FE}\in[40, 60]$ . Ulazna struja kola pri visokom naponu je zanemarljiva.

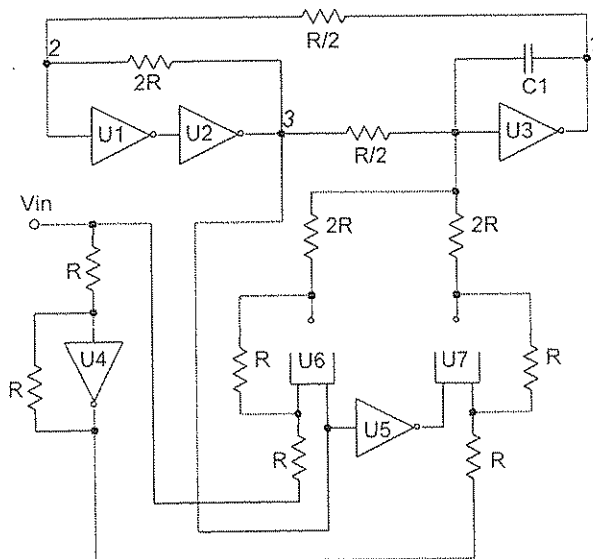


Slika 1.

**ZADATAK 2:**

Na slici 2 je prikazano kolo realizovano standardnim CMOS invertorima. Odrediti zavisnost frekvencije oscilovanja i odnosa impuls-pauza od ulaznog napona ( $V_{in}$ ).

Podaci:  $R=10$  k $\Omega$ ,  $C_1=0,1$   $\mu$ F,  $V_{DD}=12$  V,  $V_{TH}=6$  V.

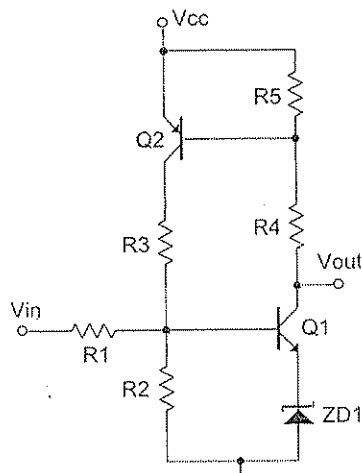


Slika 2.

**ZADATAK 3:**

Za kolo komparatora sa slike 3 odrediti pragove komparatora i nacrtati prenosnu karakteristiku.

Podaci:  $R_1=10\text{ k}\Omega$ ,  $R_2=33\text{ k}\Omega$ ,  $R_3=33\text{ k}\Omega$ ,  $R_4=10\text{ k}\Omega$ ,  $R_5=3,3\text{ k}\Omega$ ,  $V_z=4,3\text{ V}$ ,  $V_{cc}=12\text{ V}$ ,  
 $V_{BET}=V_{BE}=V_{BES}=V_{EBT}=V_{EB}=V_{EBS}=0,7\text{ V}$ ,  $V_{CES}=V_{ECS}=0\text{ V}$ ,  $h_{FE}>200$ .



Slika 3.

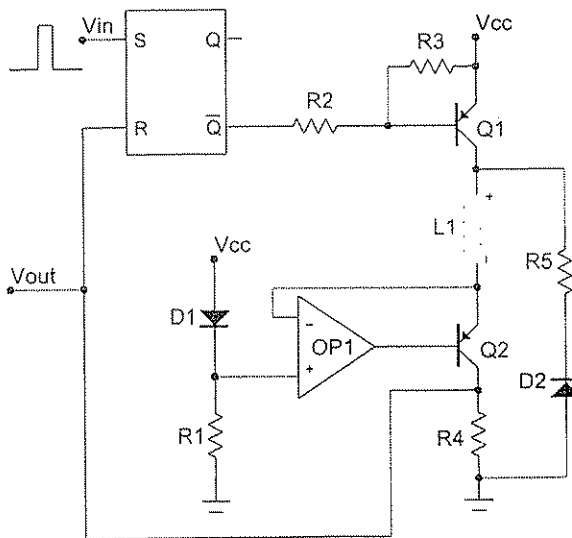
**ZADATAK 4:**

Za monostabilni generator linearnog napona sa slike 4:

- izračunati trajanje kvazistabilnog stanja;
- izračunati vreme oporavka;
- izračunati i nacrtati vremenski oblik izlaznog napona za jedan okidni impuls.

Pozitivni okidni impuls dovodi se na ulaz  $V_{in}$ . SR leč napravljen je u CMOS tehnologiji. Smatrati da je prag logičkog kola na polovini napajanja.

Podaci:  $R_1=R_2=R_3=1\text{ k}\Omega$ ,  $R_4=430\text{ }\Omega$ ,  $R_5=100\text{ }\Omega$ ,  $L_1=500\text{ }\mu\text{H}$ ,  $V_{CC}=12\text{ V}$ ,  $V_{EB}=V_D=0,7\text{ V}$ ,  
 $V_{ECS}=0\text{ V}$ ,  $h_{FE}>100$ .



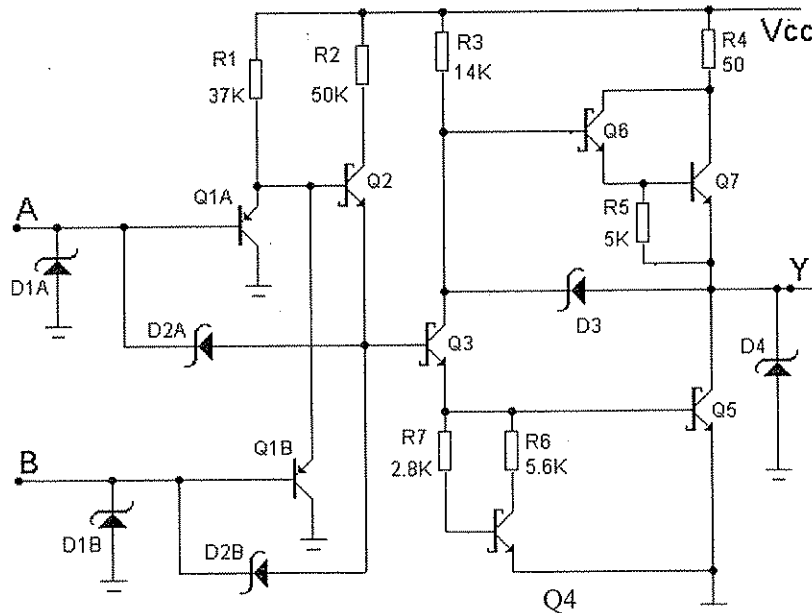
Slika 4.

### ZADATAK 1:

Na slici 1.1 je prikazano ALS TTL kolo 74ALS00. Odrediti:

- logičku funkciju kola  $Y = f(A, B)$ , uz objašnjenje;
- prenosnu karakteristiku  $V_Y = f(V_A)$  pri  $V_B = 5\text{ V}$  i  $V_B = 0\text{ V}$ ;
- marginne smetnji.

Podaci:  $V_{CC} = 5\text{ V}$ ,  $V_{BE} = 0,7\text{ V}$  ( $V_{BE4} = 0,6\text{ V}$ ),  $V_{BES} = 0,75\text{ V}$  ( $V_{BES4} = 0,65\text{ V}$ ),  $V_{\xi} = 0,4\text{ V}$ ,  $V_{CES} = 0,15\text{ V}$ ,  $h_{FEpnp} = 100$ ,  $h_{FEpnp} = 25$ .

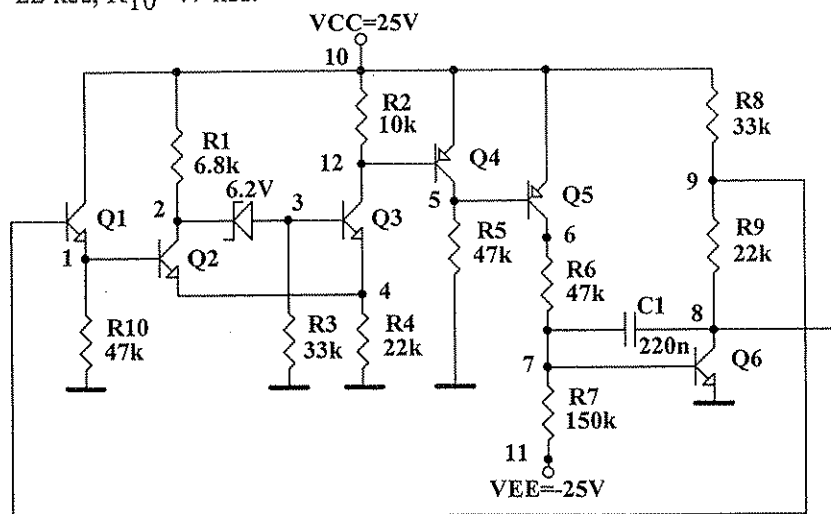


Slika 1.1

### ZADATAK 2:

Za kolo sa slike 2.1 odrediti pragove Šmitovog trigera (koji je deo astabilnog multivibratora, koji se ne razmatra, u celini), svedene na ulaz u tački (čvoru) 1, a zatim i u tački 8.

Podaci:  $V_{CC}=25\text{ V}$ ,  $V_{BE}=0,6\text{ V}$ ,  $V_{BET}(=V_{\gamma}) = 0,5\text{ V}$ ,  $h_{FE}=100$ ,  $|BV_{EBO}|=8\text{ V}$ ,  $V_Z=6,2\text{ V}$ ,  $C_1=220\text{ nF}$ ,  $R_1=6,8\text{ k}\Omega$ ,  $R_2=10\text{ k}\Omega$ ,  $R_3=33\text{ k}\Omega$ ,  $R_4=22\text{ k}\Omega$ ,  $R_5=47\text{ k}\Omega$ ,  $R_6=47\text{ }\Omega$ ,  $R_7=150\text{ k}\Omega$ ,  $R_8=33\text{ k}\Omega$ ,  $R_9=22\text{ k}\Omega$ ,  $R_{10}=47\text{ k}\Omega$ .



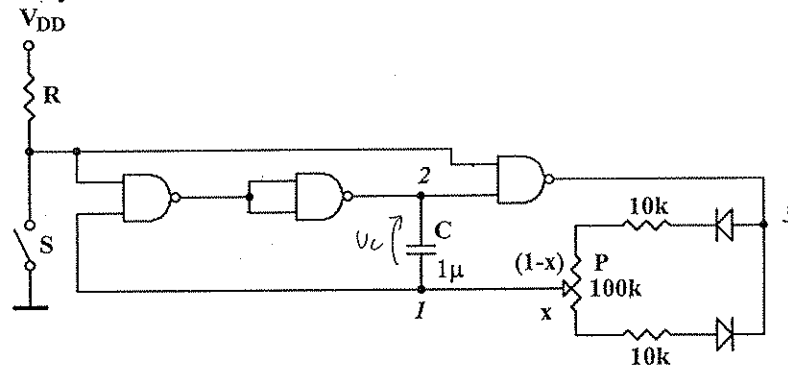
Slika 2.1

### ZADATAK 3:

Za kolo realizovano standardnim CMOS logičkim kolima, sa uobičajenom zaštitom ulaza od prenapona u obliku dvostranog limitera (ograničavača napona), prikazano na slici 3.1

- odrediti opseg promene frekvencije;
- odrediti napone čvorova 1, 2 i 3, pri zatvorenom prekidaču S;
- nacrtati napone  $V_1$  i  $V_2$  i  $V_3$  tokom dve „periode” po otvaranju prekidača S, za srednji položaj potenciometra P.

Poznato je:  $V_{DD}=12\text{ V}$ ,  $V_{TH}=6\text{ V}$ ,  $V_D=0,6\text{ V}$ , a napon na provodnoj zaštitnoj diodi na ulazu kola  $V_{DZ}=0,6\text{ V}$ . Otpornost u kolu zaštite od prenapona, kao i izlazna impedansa logičkog kola je mnogo manja od  $10\text{ k}\Omega$ .



Slika 3.1

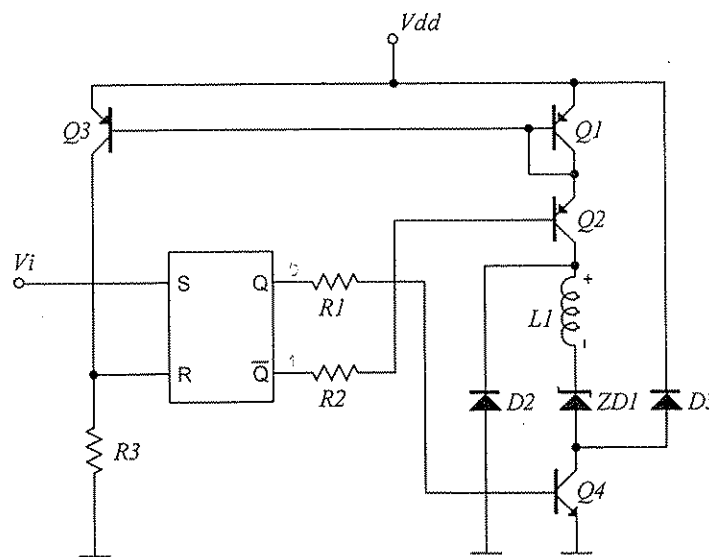
### ZADATAK 4:

Za kolo monostabilnog generatora linearnog napona prikazanog na slici 4.1:

- odrediti, uz obrazloženje, koja tačka predstavlja izlaz kola (linearno rastući napon);
- nacrtati okidni impuls;
- izračunati i nacrtati vremenske signale napona na svim ulazima i izlazima SR leč kola i struju kalema;
- odrediti trajanje kvazistabilnog stanja i vreme oporavka.

SR leč napravljen je u CMOS tehnologiji i napajan je sa  $V_{dd}$ . PNP tranzistori su istih karakteristika.

Podaci:  $R_1=4,7\text{ k}\Omega$ ,  $R_2=4,7\text{ k}\Omega$ ,  $R_3=470\ \Omega$ ,  $L_1=100\ \mu\text{H}$ ,  $V_{dd}=5\text{ V}$ ,  
 $V_D=V_{BE}=V_{BES}=V_{EBS}=0,7\text{ V}$ ,  $V_{CES}=V_{ECS}=0,1\text{ V}$ ,  $V_Z=2,5\text{ V}$ ,  $h_{FE}>200$ .

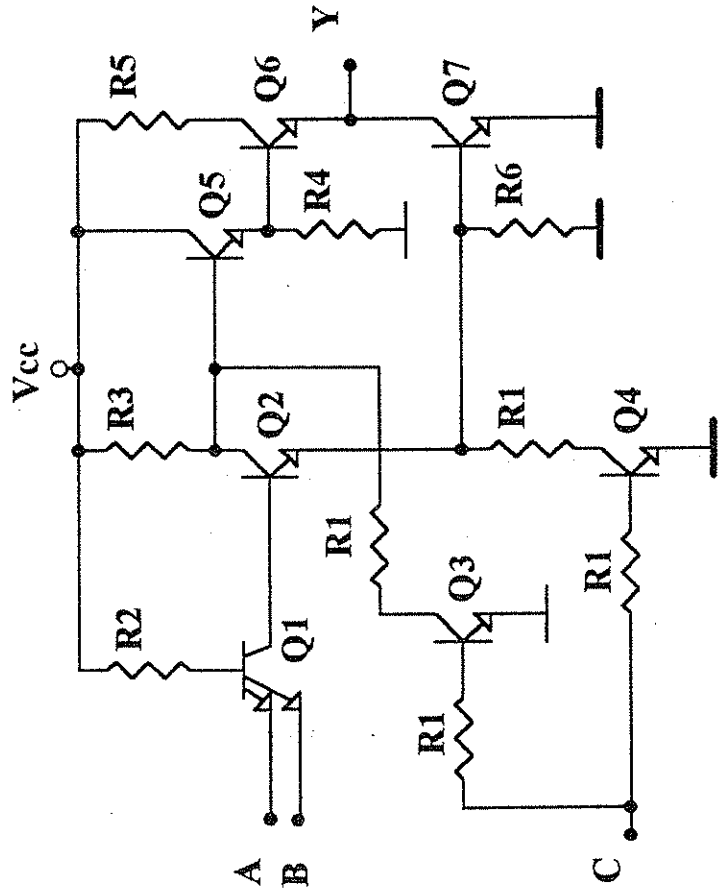


Slika 4.1

Za kolo sa slike:

- naći i objasniti logičku funkciju kola;
- izračunati statički faktor grananja kada je  $C = 0$ ;
- odrediti vreme opadanja napona  $v_T$  pri neopterećenom izlazu koji se posmatra osciloskopom sa sondom  $100\text{pF}$  i  $1\text{M}\Omega$  za  $C = 0$ , u najgorem slučaju..

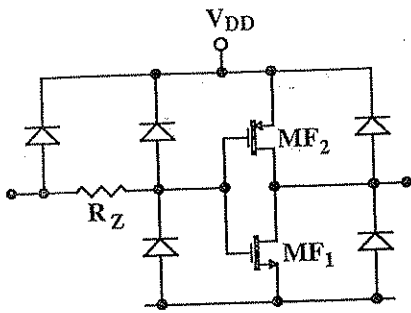
Poznato je:  $V_{\text{BET}}=0.6\text{V}$ ,  $V_{\text{BE}}=V_{\text{D}}=0.7\text{V}$ ,  $V_{\text{BES}}=0.75\text{V}$ ,  $V_{\text{CES}}=0.2\text{V}$ ,  $h_{\text{FB}} \in [30, 60]$ ,  $h_{\text{FC}} = 0.1$ ,  $V_{\text{CC}}=5\text{V}$ ,  $R_1=390\Omega$ ,  $R_2=4\text{k}\Omega$ ,  $R_3=1.6\text{k}\Omega$ ,  $R_4=2\text{k}\Omega$ ,  $R_5=100\Omega$ ,  $R_6=1\text{k}\Omega$ .



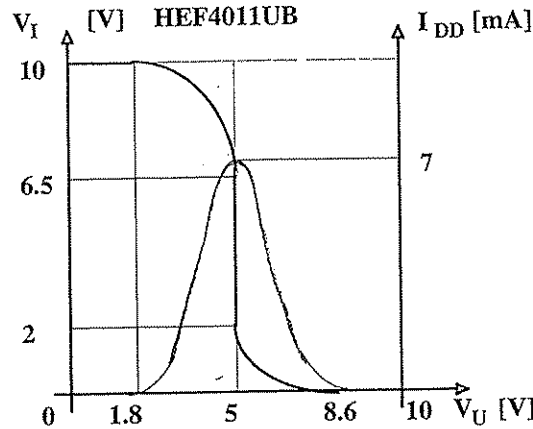
**ZADATAK 1**

Dato je CMOS kolo (sl.1.1), sa prenosnom karakteristikom  $V_i$  u funkciji  $V_u$  i karakteristikom  $I_{DD}$  u funkciji od  $V_u$ , na slici 1.2.

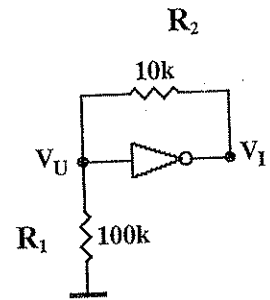
- Naći približnu prenosnu karakteristiku dva ovakva kola vezana redno.
- Odrediti  $V_i$  za kolo prikazano na slici 1.3. Uraditi to isto i za slučaj kada otpornici zamene mesta. Kolika je disipacija u logičkog kola u oba slučaja?



Slika 1.1



Slika 1.2



Slika 1.3

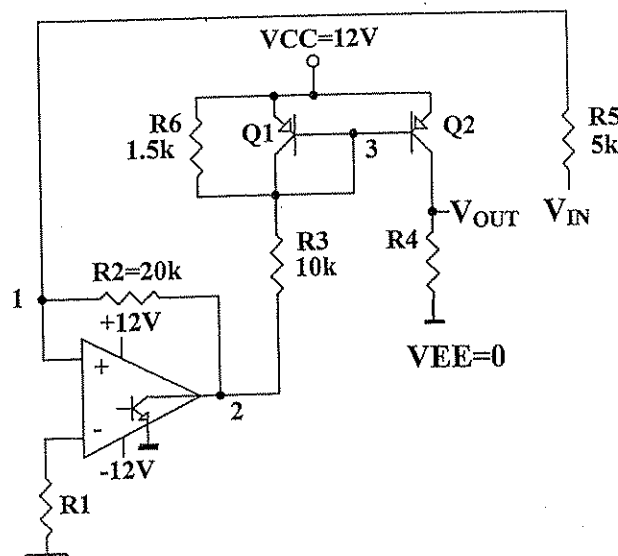
**ZADATAK 2**

Za kolo sa slike 2:

- Odrediti pragove komparatora čiji je izlazni signal  $V_{IN}$ , a izlazni  $V_{out}$
- Odrediti vrednost otpornika  $R_4$  tako da logička amplituda na izlazu bude 5V

Napomene:

- Smatrati da su naponi svih direktno polarizovanih pn spojeva jednaki 0.7V
- U komparatoru sa otvorenim kolektorom izlazni tranzistor NE PROVODI ako je  $V_+ > V_-$ .
- Tranzistori su identičnih karakteristika.



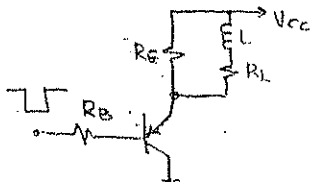
Slika 2

$V_{CES} = \phi$

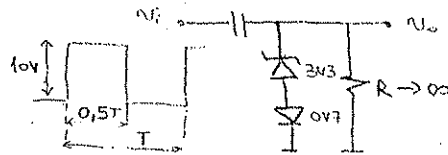
IME I PREZIME :  
 BR. INDEKSA :  
 OBLAST (E1, E2) :

ZADACI

1° ODREDITI VREMENSKU KONSTANTU U KOLU SA SLIKE 1



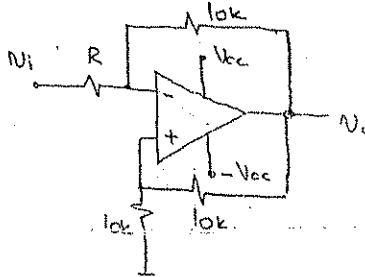
SLIKA 1



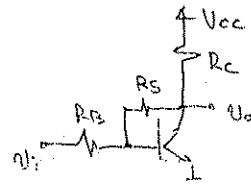
SLIKA 2

2° NACRTATI SIGNAL  $U_o(t)$  U USTALIENOM STANJU KOJI PREDSTAVLJA ODRZIV KOLA SA SLIKE 2 NA DATU POBUDU;

3° ANALIZIRATI KOLO SA SLIKE 3 ZA DVE PROIZVOLJNE VREDNOSTI R KOJE DADU KVALITATIVNO DRUGAČIJE POJASANJE KOLA.



SLIKA 3

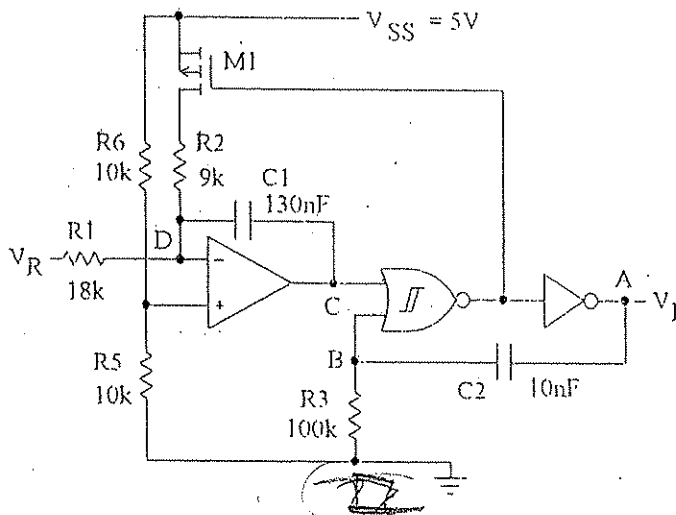


SLIKA 4

4° KORISĆEŠI TEM MILEROVE TEORIJU PRESLIKATI OTPORNOST  $R_S$  U KOLU POKAZANOM NA SLICI 4, NA IZLAZ I ULAZ KOLA

5° (ZADATAK SA ELEKTRIJADE) U PRILožENOM ZAKATKU REČIMA OPISATI ZAPASANJA O NAČINU RADA KOLA, ANALIZIRATI ULOGU ELEMENTA I FUNKCIONALNIH CELINA, DATI KRATKE JEDNAČINE KOJE OPISUJU RAD KOLA

Zadatak 4.



Na slici je prikazan naponski kontrolisan astabilni generator.

a) Odrediti i izračunati vrednost napona  $V_R$  tako da trajanje impulsa i pauze napona  $V_1$  bude jednako. Za tako izračunatu vrednost  $V_R$  nacrtati vremenske dijagrame napona u tačkama A, B, C i D.

b) Odrediti opseg vrednosti napona  $V_R$  za koji kolo radi kao astabilni multivibrator.

Operacioni pojačavač je idealan, logička kola su realizovana u CMOS tehnologiji sa idealnim zaštitnim diodama na ulazu, tranzistor M1 ima zanemarljivu otpornost  $R_{ds}$  kada je uključen, i napon praga  $|V_T| = 2V$ . Napajanje operacionog pojačavača i logičkih kola je  $V_{SS} = +5V$ . Šmitovo kolo ima pragove prebacivanja  $V_{TH} = 2.6V$  i  $V_{TL} = 2.4V$ . Vrednosti ostalih elemenata

u kolu date su na slici.

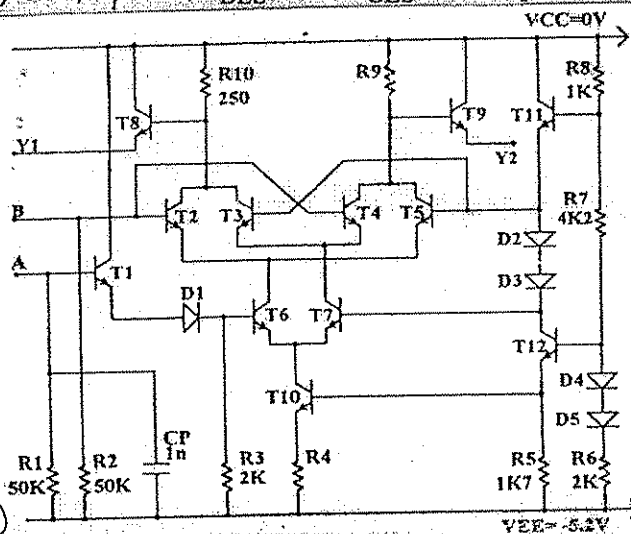


**1. ZADATAK (25)**

Za logičko kolo sa slike odrediti:

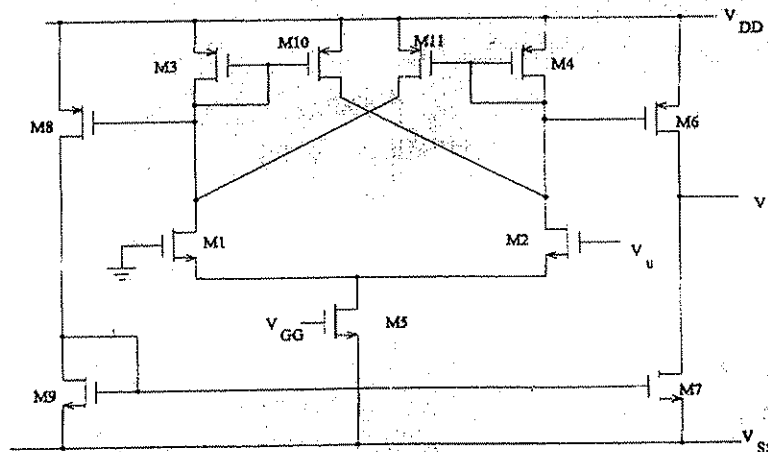
- logičku funkciju kola  $Y1=f(A,B)$  i  $Y2=g(A,B)$
- vrednosti otpornosti  $R9$  i  $R4$  tako da su margine šuma za logičku nulu i jedinicu jednake, a logički nivoi na ulazu i izlazu kompatibilni. Koliko su margine šuma?
- Ako su ulazi  $A$  i  $B$  logičkog kola bili dovoljno dugo vremena spojeni za  $VCC$ , a onda se naglo spoj između ulaza  $A$  i  $VCC$  raskine izračunati i nacrtati vremenske dijagrame napona u tačkama  $A$ ,  $Y1$  i  $Y2$ .

Poznato je:  $V_{BE}=V_D=0.7V$ ,  $V_\gamma=0.6V$ ,  $V_{BES}=0.8V$ ,  $V_{CES}=0.2V$  i  $\beta_F=50$ .



**2. ZADATAK (25)**

- U komparatoru prikazanom na slici svi tranzistori imaju jednak  $|V_T|$ ,  $r_{ds} \rightarrow \infty$ ,  $M_1, M_2, M_3, M_4$  i  $M_5$  imaju  $B=20 \mu A/V^2$ , a  $M_{10}$  i  $M_{11}$  imaju  $B=30 \mu A/V^2$ . Ako je struja  $M_5$  konstantna i jednaka  $I_5=50 \mu A$ , koliki su pragovi ulaznog napona ovog komparatora.
  - Na osnovu rezultata iz tačke a) nacrtati karakteristiku prenosa ovog kola.
- Poznato je:  $V_{DD}=5V$ ,  $V_{SS}=-5V$ ,  $|V_T|=2V$ .



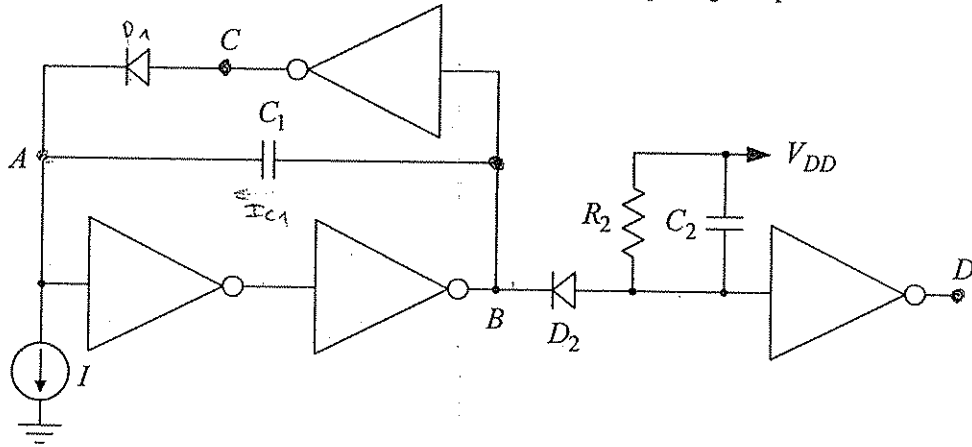
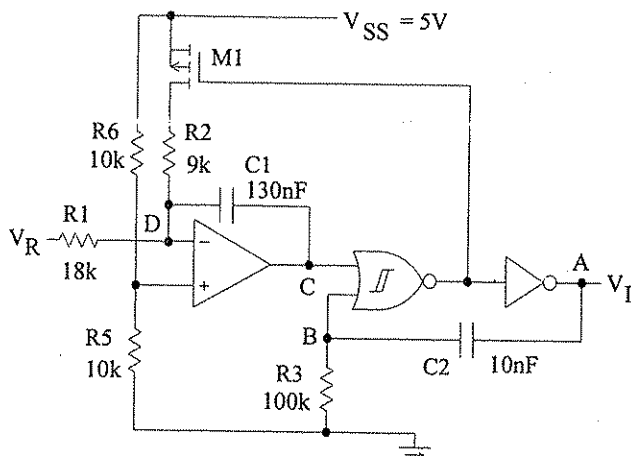


**3. ZADATAK** (25)

Na slici je prikazan oscilator promjenjive učestanosti, realizovan pomoću idealnih CMOS invertora bez zaštitnih dioda na ulazu. Poznato je:  $V_{DD}=12V$ ,  $C_1=3.3nF$ ,  $C_2=470pF$ ,  $R_2=18k\Omega$ , a parametri diode su  $V_D=0.6V$  i  $R_D=100\Omega$ .

a) Izračunati i nacrtati jedan ispod drugog vremenske dijagrame u tačkama A, B, C i D za  $I=5mA$ .

b) Izračunati maksimalnu vrednost struje pri kojoj još uvek postoje impulsi u tački D.

**4. ZADATAK** (25)

Na slici je prikazan naponski kontrolisan astabilni generator.

a) Odrediti i izračunati vrednost napona  $V_R$  tako da trajanje impulsa i pauze napona  $V_I$  bude jednako.

b) Odrediti opseg vrednosti napona  $V_R$  za koji kolo radi kao astabilni multivibrator.

Operacioni pojačavač je idealan, logička kola su realizovana u CMOS tehnologiji sa idealnim zaštitnim diodama na ulazu, tranzistor M1 ima zanemarljivu otpornost  $R_{ds}$  kada je

uključen, i napon praga  $|V_T|=2V$ . Napajanje operacionog pojačavača i logičkih kola je  $V_{SS}=+5V$ . Šmitovo kolo ima pragove prebacivanja  $V_{TH}=2.6V$  i  $V_{TL}=2.4V$ . Vrednosti ostalih elemenata u kolu date su na slici.

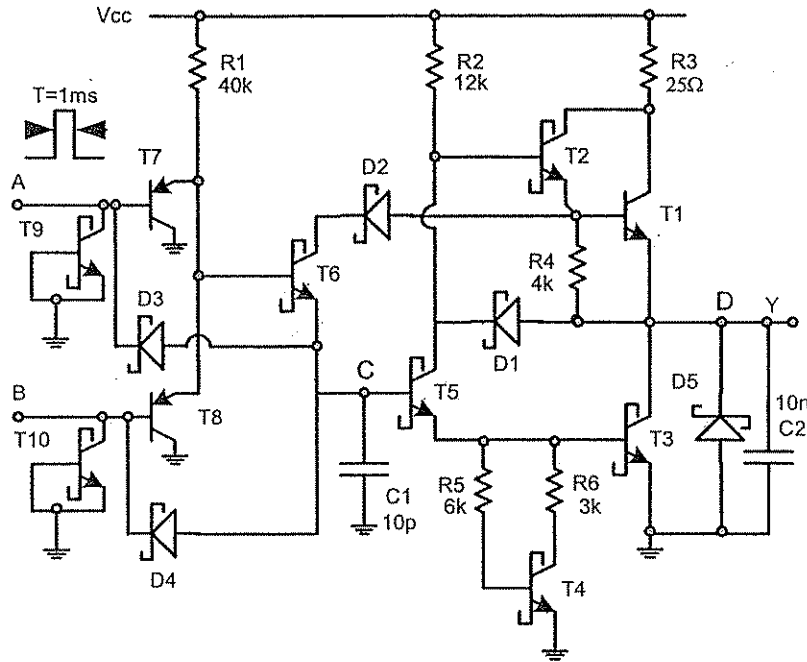
**1. Zadatak (a - 2, b - 7, c - 1 poen)**

a) Odrediti logičku funkciju  $Y=f(A, B)$  kola sa slike 1.

b) Ako se ulazni priključci A i B kratko spoje i na ulazu se generiše impuls trajanja  $T=1ms$ , izračunati i nacrtati vremenske oblike signala u tačkama C i D.

c) Objasniti funkciju tranzistora T9, T6 i T4 i dioda D1, D2 i D3 i njihov uticaj na dinamičke karakteristike kola.

Poznato je:  $V_{BE}$  svih tranzistora osim tranzistora T4 je 0.7V,  $V_{\gamma} = 0.6V$ ,  $V_{D\delta} = 0.3V$ ,  $V_{BE4} = 0.55V$ ,  $\beta_F = 50$ ,  $V_{CES} = 0.2V$ ,  $V_{BES} = 0.8V$ .



Slika 1.

**2. Zadatak (a - 4, b - 4, c - 2 poena)**

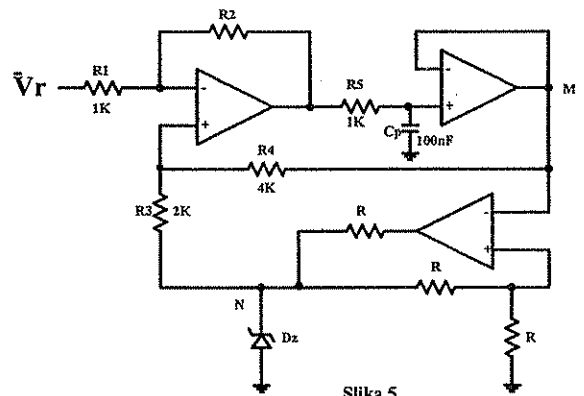
Za kolo sa slike 2:

a) Izračunati  $R_2$  i  $V_r$  tako da se kolo ponaša kao astabilni generator linearne vremenske baze u tački M, pri čemu srednja vrednost napona u tački N treba da bude  $V_N = 3V$ .

b) Za vrednosti izračunate u tački a) izračunati i nacrtati (jedan ispod drugog) vremenski oblik napona u tačkama M i N za dve periode oscilovanja u ustaljenom stanju.

c) Izračunati i objasniti maksimalnu i minimalnu vrednost napona  $V_r$  tako da kolo može da osciluje.

Opreacioni pojačavači su idealni sa naponom napajanja  $\pm 12V$ ,  $V_Z = 5V$ ,  $V_d \approx 0V$ , otpornost R je izabrana da kolo ispravno radi.



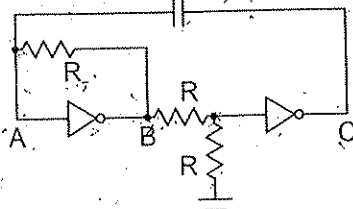
Slika 5.

*[Handwritten scribble]*

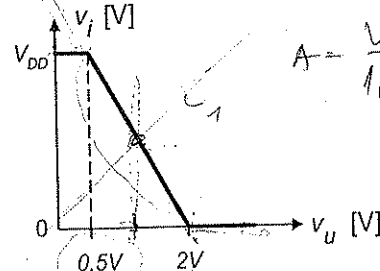
ELEKTRIЈADA 2004, ELEKTRONIKA 2

3. Invertori u kolu sa slike 3.a imaju  $R_{ul} \rightarrow \infty$ ,  $R_{iz} \rightarrow 0$ , idealne zaštitne diode na ulazima, a njihova prenosna karakteristika prikazana je na slici 3.b. Za kolo sa slike 3.a izračunati i nacrtati vremenske dijagrame (jedan ispod drugog) napona u tačkama A, B i C u stacionarnom režimu, ako je napajanje invertora  $V_{DD} = 3V$ ,  $R = 10k\Omega$ ,  $C = 10nF$ .

$$R_1 = \frac{R}{1-A_v} = \frac{R}{2}$$



Slika 3.a

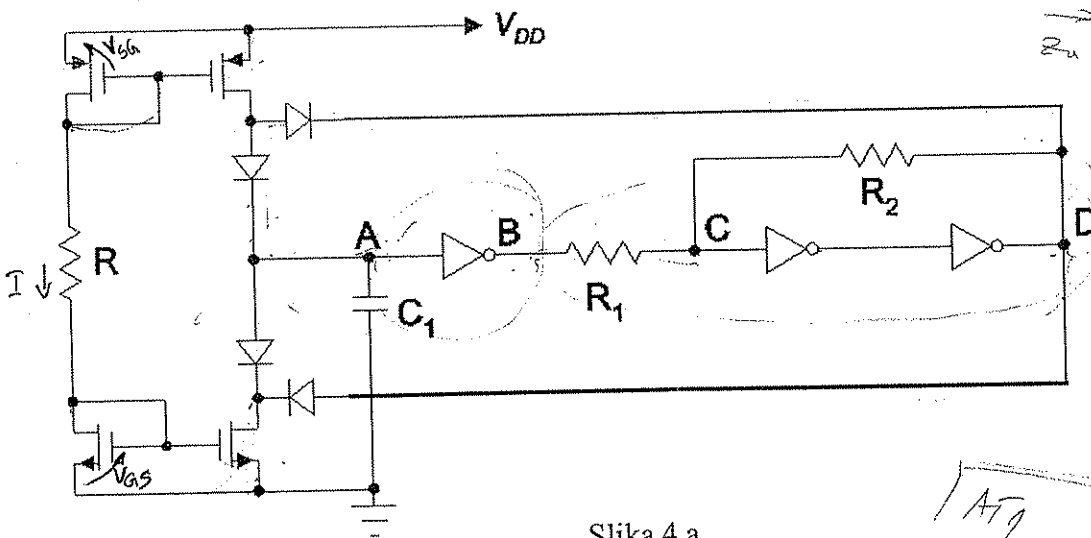


$$A = \frac{V_{DD}}{1.5} = -\frac{3}{1.5} = -2$$

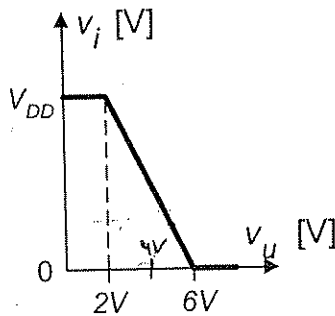
Slika 3.b

4. Kolo generatora trougaonih impulsa prikazano je na slici a, a prenosna karakteristika upotrebljenih CMOS logičkih kola prikazana je na slici b. Ulazna otpornost CMOS logičkih kola je beskonačna, a izlazna otpornost im je jednaka nuli.

- Izračunati i nacrtati vremenske dijagrame napona u tačkama A, B, C i D. Izračunati trajanje periode oscilovanja. Poznato je:  $V_{DD} = 8V$ ,  $R=R_1=R_2=40k$ ,  $C_1=100nF$ , za sve tranzistore  $|V_T| = 1V$ ,  $\beta = 0,2 \text{ mA/V}^2$  i  $V_D=0,6V$
- Ako su  $R$  i  $R_2$  jednaki  $40k$ , odrediti maksimalnu vrednost  $R_1$  pri kojoj će kolo ispravno da radi.



Slika 4.a



Slika 4.b

momenti	slabe
5124	5120
7188	7184

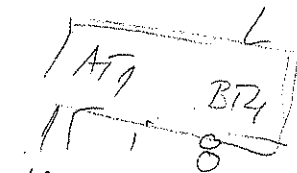
BN4 - normalni  
LN4

BT4 LN4

1010000000100  
→ 1010000100000  
2u x 8u 5152

1110000010100  
1110000010000

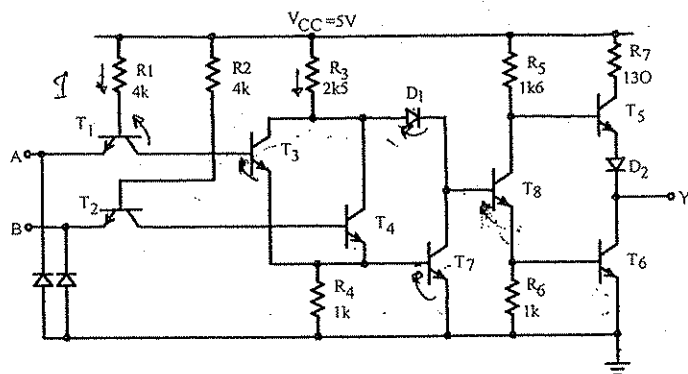
za kapacit



$V_{2BD} - 13$

R4B

1



Slika 1

1. a) Za kolo sa slike nacrtati prenosnu karakteristiku

b) Naći strujne kapacitete kola pri naponima  $V_{IH}$  i  $V_{IL}$  na izlazu kola. Koliki se maksimalan stujni kapacitet može postići promenom otpornosti  $R_5$ . Kolike su tada vrednosti za  $R_5$ ,  $I_{cap0}$  i  $I_{cap1}$ ?

c) Ako kolo nije opterećeno drugim potrošačima, koliki je minimalan napon na izlazu Y kola u sledećim slučajevima:

- između izlaza Y i napona  $V_{CC}=+5V$

se poveže otpornik  $R=330\Omega$  ( $A="1"$ ,  $B="0"$ ),

- između izlaza Y i napona  $V_{EE}=-5V$

se poveže otpornik  $R=330\Omega$  ( $A="0"$ ,  $B="0"$ )?

Poznato je:  $V_\gamma=0.6V$ ,  $V_D=0.7V$ ,  $V_{BE}=0.7V$ ,  $V_{BES}=0.7V$ ,  $V_{CES}=0.2V$ ,  $20 \leq \beta_f \leq 40$ ,  $0.1 \leq \beta_r \leq 0.4$

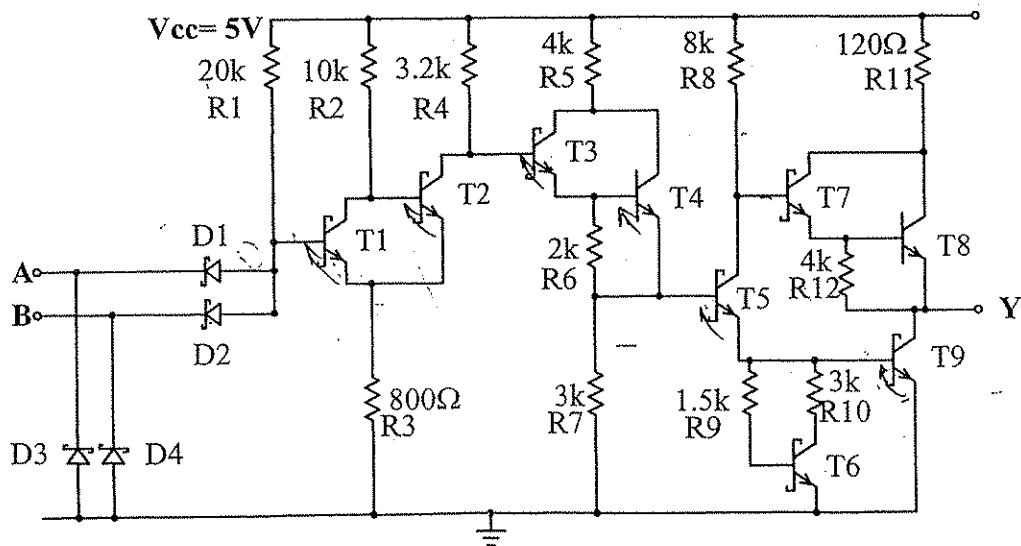
2. Za kolo sa slike:

a) Odrediti logičku funkciju kola i nacrtati prenosnu karakteristiku kola ako se ulazni napon menja od 0 do  $V_{CC}$  i obrnuto.

b) Izračunati strujne kapacitete kola.

c) Ako se tačke A, B i Y kratko spoje i između njih i mase veže kondenzator  $C=10nF$ , izračunati i nacrtati oblik napona u tački Y.

Poznato je  $V_{BE}=0.7V$ ,  $V_\gamma=0.6V$ ,  $V_{D\check{S}}=0.2V$ ,  $30 \leq \beta_F \leq 50$ .



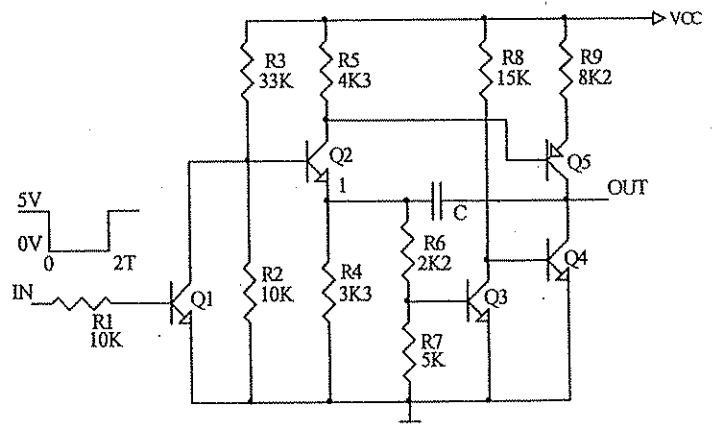
Slika 2

### ZADATAK 1 – Novi Sad (IJADA-2001)

Za generator linearne vremenske baze prikazan na slici:

- Odrediti vrednost kondenzatora tako da se u trenutku  $t=T=1\text{ms}$  dostiže maksimalna vrednost linearnog napona na izlazu.
- Za vrednost kondenzatora određenu pod a) izračunati i nacrtati napone u tački 1 i na izlazu u intervalu  $0 \div 3T$ , pri pobudi prikazanoj na slici.

Poznato je:  $V_{CC}=12\text{V}$ ,  $h_{FE}=150$ ,  $h_{FC}=0.01$ ,  
 $|V_{BET}|=0.5\text{V}$ ,  $|V_{BE}|=0.6\text{V}$ ,  $|V_{BES}|=0.7\text{V}$ ,  $|V_{CES}|=0\text{V}$ .

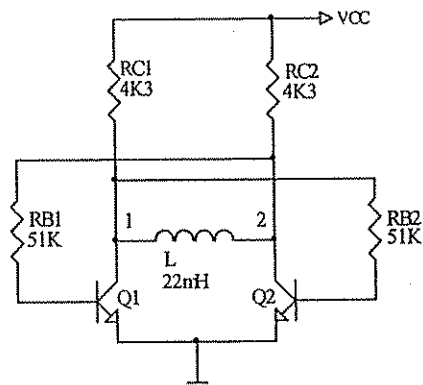


### ZADATAK 2 – Novi Sad (IJADA-2001)

Za astabilni multivibrator prikazan na slici:

- Izračunati i nacrtati napon u tački 2 u okviru jedne periode oscilovanja u ustaljenom stanju.
- Odrediti frekvenciju oscilovanja.

Poznato je:  $V_{CC}=5\text{V}$ ,  $h_{FE}=70$ ,  $V_{PN}=0.7\text{V}$ ,  $V_{CES}=0\text{V}$ .



### ZADATAK 3 – Novi Sad (IJADA-2001)

Za komparator prikazan na slici:

- Odrediti donji prag na ulazu ( $V''$ ).
- Projektovati otpornik R2 tako da se pri dostizanju gornjeg praga tranzistor Q1 nalazi u aktivnom režimu na granici saturacije, i odrediti gornji prag ( $V'$ ).
- Izvršiti modifikaciju kola, ubacivanjem jednog otpornika, tako da se promeni samo donji prag na vrednost  $V''=9\text{V}$ .

Poznato je:  $V_{CC}=12\text{V}$ ,  $h_{FE}=120$ ,  $|V_{BET}|=0.5\text{V}$ ,  
 $|V_{BE}|=0.6\text{V}$ ,  $|V_{BES}|=0.7\text{V}$ ,  $|V_{CES}|=0.2\text{V}$ .

